

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004 年 10 月 28 日 (28.10.2004)

PCT

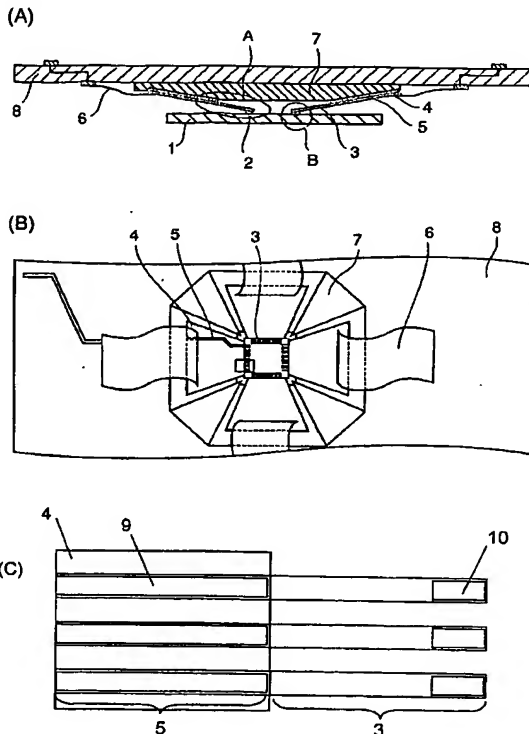
(10) 国際公開番号  
WO 2004/092749 A1

- (51) 国際特許分類: G01R 1/073
- (21) 国際出願番号: PCT/JP2004/005347
- (22) 国際出願日: 2004 年 4 月 15 日 (15.04.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2003-109843 2003 年 4 月 15 日 (15.04.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 Tokyo (JP). ヤマハ株式
- 会社 (YAMAHA CORPORATION) [JP/JP]; 〒4308650 静岡県浜松市中沢町 1 0 番 1 号 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 谷岡 道修 (TAN-IOKA, Michinobu) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 服部 敦夫 (HATTORI, Atsuo) [JP/JP]; 〒4308650 静岡県浜松市中沢町 1 0 番 1 号 ヤマハ株式会社内 Shizuoka (JP).
- (74) 代理人: 池田 憲保, 外 (IKEDA, Noriyasu et al.); 〒1050003 東京都港区西新橋一丁目 4 番 1 0 号 第 3 森ビル Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

[続葉有]

(54) Title: INSPECTION PROBE

(54) 発明の名称: 検査プローブ



(57) Abstract: A conventional inspection probe has posed such problems that, when a pitch is as fine as up to 40  $\mu\text{m}$ , a positional accuracy is difficult to ensure depending on constituting materials and a production method, pin breaking occurs when fine-diameter pins contact, a good contact cannot be obtained due to an insufficient contact, and durability is insufficient. An inspection probe having a probe structure comprising an elastic probe pin (3), a wiring layer (5)-carrying substrate (4), a backup plate (7) to install a substrate thereon, an inspection substrate (8) and a flexible substrate (6), characterized in that a good-contact material layer (10) according to the electrode material of a semiconductor device is formed at the tip end of a probe pin, and a wiring layer has a structure formed of a low-resistance metal layer (9), with the good-contact material layer being separated from the low-resistance metal layer. Such a structure can provide very high contact reliability and mechanical durability at a pitch as very fine as up to 40  $\mu\text{m}$ .

(57) 要約: 従来のウエハ検査用プローブは、40  $\mu\text{m}$  ピッチ以下の微細ピッチの場合、構成材料や製造方法により、位置精度確保が困難であること、微細ピン径になるため接触時にピン破壊が発生すること、接触力不足により良好な接触が得られないこと、耐久性が不足するという問題点があった。この問題点を解決するために、本発明による検査プローブは、弾性を有するプローブピン(3)と配線層(5)を備える基材(4)と基材を設置するバックアップ板(7)と検査基板(8)と柔軟性を有する基板(6)とで構成され

たプローブ構造であって、プローブピン先端に半導体装置の電極材料に応じて接触性の良い材料層(10)を形成し、配線層に低抵抗金属層(9)を形成した構造を有し、接触性の良い材料層と低抵抗金属層は分離されたことを特徴とする。このような構造により、40  $\mu\text{m}$ ピッチ以下の超微細ピッチにおいて、非常に高い接触信頼性と機械的耐久性を得ることができる。



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明 細 書

## 検査プローブ

技術分野：

本発明は、半導体装置であるLSI (Large Scale Integration) あるいは裸のLSI (ベアチップ) の電極に接触するプローブに関し、特に電極ピッチが狭いLSI やベアチップの検査に適するプローブ構造および半導体装置とプローブの接触方法、半導体装置の検査方法に関する。

背景技術：

従来においては、次のようにして、半導体装置の検査を実施している。まず、検査対象である半導体装置の外部端子電極に検査基板のプローブを接触させる。次に、半導体装置と検査基板間との電氣的接触を得る。これにより半導体装置の検査を実施する。プローブとしては、フレキシブル基板に支持された金属リード、シリコンウィスカにめっきを施したピン、金属ピンなどが用いられている。

第一の従来例として金属リード (TAB) 付きのメンブレンシート方式がある。

第一の従来例は、例えば、特開平6-334006号公報、特開平6-334005号公報、特開平6-331655号公報、および特開平6-324081号公報に記載されている。これらは、半導体装置の外部電極に対向した位置に金属リードを有するフレキシブル基板を用いた方式のプローブ構造である。

代表例として、図1に特開平6-334006号公報に開示された “プローブカード” の構造図を示す。図1において、(A) はプローブカードの一辺の要部の断面図、(B) はプローブカードの一部断面斜視図である。

図示のプローブカードは、フレキシブルなフィルム23の片面に所望の検査回路パターン、プローブピン3が形成されており、このプローブピン3が半導体装置1の外部電極と接触を行う構造をしている。プローブピン3は配線パターン (図示せず) の先端部にあり、その配線パターンはフィルム23で支持されている。これら配線パターン、プローブピン3、フィルム23は一体としてフレキシブル基板 (FPC) 6を構成している。フレキシブル基板6が薄いため、単体では所望の接触力

を得ることが出来ない。このため、プローブカードは、フレキシブル基板 6 の両面を支持するクランパ 25 および支持体 29 を備えている。これにより、プローブピン 3 として所望の接触を得る構造を採っている。

尚、支持体 29 はステンレス製又は真鍮製である。支持体 29 は、フレキシブル基板 6 のうちプローブピン 3 に近い部分を受ける傾斜面を前方（図 1（A）では右方）に有し、カード基板への水平な取り付け面を後方（図 1（A）では左方）に有する。この傾斜面は、上から見ると前方を短辺とする台形である（図 1（B）参照）。

プローブカードは、さらに、ステンレス製のハードな補強プレート 28 と、上面に配線パターンを有するプリント基板 27 とを備える。プリント基板 27 が補強プレート 28 によって補強されてハードなカード基板が構成される。クランパ 25 は前方を短辺とする台形プレートである（図 1（B）参照）。クランパ 25 は、支持体 29 の傾斜面上に重ねられた絶縁シート 24 とフレキシブル基板 6 との上に重ねられた状態でボルト 26 によって支持体 29 に取り付けられる（図 1（A）参照）。これにより、フレキシブル基板 6 のうちプローブピン 3 側の部分を上方から支持体 29 の傾斜面に固定するとともに、その全縁部でプローブピン 3 を上方から支承する。

また、第二の従来例としてシリコンウイスカを用いた方式がある。第二の従来例は、例えば、特開平 10-038918 号公報、特開平 2002-257859 号公報、および特開平 5-198636 号公報に記載されている。

代表例として、図 2 に特開平 10-038918 号公報に開示された“プローブピン及びそれを有するコンタクター”の構造図を示す。

図示のプローブピンは、シリコンの針状単結晶 31 を成長させたものに Ni 下地膜 32、Au 膜 33、先端に Pd 膜 34 を形成した構造のプローブピン 3 を用いた方式のプローブ構造である。シリコン基板 30 上に Au の種を配置し、VLS 成長させることによりシリコンの針状単結晶 31 が形成できる。図示のプローブピンは、この表面に導電膜を設けた半導体計測用プローブであり、先端部のみを接点材料により被覆したプローブピン構造である。

さらに、第三の従来例として金属ピンを用いた方式がある。第三の従来例は、例えば、特開平 6-140482 号公報に記載されている。

図3に特開平6-140482号公報に開示された“プローブ装置”の構造図を示す。図3において、(A)はプローブ装置の要部を説明するための斜視図、(B)はプローブ装置の要部を説明するための断面図である。

図示のプローブ装置は、タングステン等の金属ピンを極細線に加工したワイヤープローブ針35と水晶プローブ針38を併用するプローブ構造であり、狭ピッチ化と低コスト化を兼ね備えた構造である。

図3に示すように、プリント基板27に、例えば、半導体装置の電極ピッチが広い(300~400 $\mu$ mピッチ)部分にタングステンよりなるワイヤープローブ針35を設けると共に、半導体装置の電極ピッチが狭い(45~65 $\mu$ mピッチ)部分は水晶プローブ針38を用いる。水晶プローブ針38は水晶板36の先端部をエッチングしてその表面に金めっき処理することにより電極パターンを形成して構成される。水晶プローブ針38を用いているため40 $\mu$ mピッチレベルの微細ピッチ対応が可能である。また、電極ピッチによりプローブを使い分けることにより、全面水晶プローブを使用した場合と比較して低コスト化を図ることが出来る。

尚、プリント基板27には、その中央に覗き窓37を備えている。フレキシブル基板6のパターン配線は、プリント基板27のコンタクトピン39に夫々対応して電氣的に接続されている。

しかしながら、上述した第一乃至第三の従来例には、それぞれ、次に述べるような問題点がある。

第一の従来例は、基材としてフィルム状のフレキシブル材料を用いた構成であるため、次に述べるような問題点がある。

(I-1) フィルム基板製造プロセスの熱履歴により、40 $\mu$ mピッチ以下の微細ピッチの場合、金属リードピッチ方向の位置精度を所望の値( $\pm 1.0\mu$ m以下)に制御することが困難であること。

(I-2) ウエハ状態で80~100℃の高温検査を行う場合、半導体装置材料のシリコンの熱膨張係数(2~3ppm)に比較してフィルム材料の熱膨張係数(数十ppm)が大きいと、金属リードと半導体装置の電極間で位置ずれが生じる。

さらに、第一の従来例では、プローブピンは弾性を有する金属材料である単一の材料で形成されており、コンタクト対象材料によっては選択を行っていないため次

のような問題点がある。

(I-3) 良好な接触特性を得ることが困難な場合がある。

第二の従来例は、半導体装置の外部電極との接触をシリコンの針状単結晶にめっきを施したピンで行う構造であるため、次に述べるような問題点がある。

40  $\mu\text{m}$ ピッチ以下に適合する径、例えば20  $\mu\text{m}$ ピッチであればピン直径10  $\mu\text{m}$ 程度のピンを形成したとする。この場合、ピン成長させる前のSiメサへ金バンプを搭載する技術が飛躍的に困難になること、金属膜を付与したときの応力やピン形成後の先端トリミング工程によるダメージ発生により、次のような問題点がある。

(II-1) 半導体装置の電極ピッチに対応した位置精度の確保が困難である。

(II-2) ピン直径が、極細線になっているため、オーバードライブをかけた時にピン強度の不足により、ピンの破壊が発生する。

また、第二の従来例では、導通を得るためにSiピンの全面に金属膜を形成し、さらに先端に金属膜を形成するため次のような問題点がある。

(II-3) コスト高になる。

さらに、第三の従来例は、半導体装置の外部電極との接触を電極ピッチの大小に応じてタングステンのワイヤプローブピンと水晶プローブを併用する構造である。そのため、第三の従来例では、電極ピッチの小さい部分、例えば、40  $\mu\text{m}$ ピッチ以下の場合、ワイヤプローブピン径は、20  $\mu\text{m}$ 以下にする必要があるため、次に述べる問題点がある。

(III-1) 製造が非常に困難である。仮に製造できたとしても精度良くピンを配列することが困難である。さらに、ピン耐性が不足するという問題点がある。

また、第三の従来例では、水晶プローブも第二の従来例のシリコンピンと同様に金属膜を付与した時の応力により次のような問題点がある。

(III-2) 半導体装置の電極ピッチに対応した位置精度の確保が困難である。

(III-3) ピン直径が、極細線になっているため、オーバードライブをかけた時にピン強度の不足により、ピンの破壊が発生する。

さらに、第三の従来例では、水晶プローブを全面に使用した場合、次のような問題点がある。

( I I I - 4 ) コスト高になる。

さらに、第二の従来例と第三の従来例に共通する問題点として、ピン破壊が発生しないオーバードライブで使用した場合でも次のような問題点がある。

( I I I - 5 ) 実用レベルの耐久性を確保することができない。

したがって、本発明の目的は、狭ピッチ化した半導体装置の検査に適する実用性のある検査プローブを提供することである。

#### 発明の開示：

本発明による検査プローブは、被検査物である半導体装置の外部端子電極に接触するプローブピンと、電極ピッチを拡張するための配線層を有する基材と、基材を設置するバックアップ板と、検査基板と、柔軟性を有する基板とで構成された検査プローブであって、プローブピン先端部分に半導体装置の電極材料に応じた接触特性の良い材料を形成し、配線層部分には低抵抗金属層を配置した検査プローブである。

#### 図面の簡単な説明：

図 1 は第一の従来 of 検査プローブを示す図で、(A) はその一辺の要部の断面図、(B) は一部断面の斜視図である。

図 2 は第二の従来 of 検査プローブのプローブピンを示す断面図である。

図 3 は第三の従来 of 検査プローブを示す図で、(A) はその要部を説明するための斜視図、(B) はその要部を説明するための断面図である。

図 4 は本発明の第一の実施の形態による検査プローブを示す断面図 (A) および平面図 (B) であり、(C) は (B) の口部分の拡大平面図である。

図 5 は図 4 (A) の A 部を拡大したプローブ部分のプローブ先端構造および配線層の構成を示す詳細断面図で、(A) は第 1 の構成例を示し、(B) は第 2 の構成例を示す図である。

図 6 はプロービング時の状態を横方向から観察した図面であり、オーバードライブ量とスクラブ量を説明するための図である。

図 7 は図 4 (A) の B 部を拡大して示すプロービング模式図であって、(A) は

側面図、(B)は上面図、(C)は斜視図である。

図8 (A)、(B)、(C)は3種類のプローブピンを示す断面図である。

図9 (A)、(B)、(C)は3種類のプローブピンの耐久性評価結果を示す図である。

図10 (B)、(C)は接触特性測定結果を示す図である。

図11は本発明の第二の実施の形態による検査プローブを示す断面図(A)および平面図(B)である。

図12は基材が薄いときの反り量測定結果を示す図である。

図13 (A)、(B)、(C)は基材が薄いときの反り低減対策を基材の裏面側から見た状態で示す図である。

図14 (A)～(Q)は本発明の第一の実施の形態による検査プローブの製造方法を説明するための工程断面図である。

図15 (A)～(S)は本発明の第二の実施の形態による検査プローブの製造方法を説明するための工程断面図である。

#### 発明を実施するための最良の形態：

以下、本発明の実施の形態について図面を参照して詳細に説明する。

##### (第一の実施の形態)

図4 (A)、図4 (B)および図4 (C)は、それぞれ、本発明の第一の実施形態によるプローブ構造を示す断面図、平面図とプローブピン部分の拡大平面図である。図5は図4のA部を拡大したプローブ部分の詳細断面図である。

図4および図5に示すように、本発明の第一の実施形態によるプローブ構造は、被検査物である半導体装置1の外部端子電極2に接触するプローブピン3と、電極ピッチを拡張するための配線層5と、配線層を保持する基材4と、この基材4を設置するバックアップ板7と、検査基板8と、ポリイミドをベースとする柔軟性を有するFPC (Flexible Printed Circuit) 6とで構成されている。基材4は、プローブ製造の熱履歴によるピン位置精度の劣化を抑制することとウエハ検査実施時の高温状態での検査の時に半導体電極とプローブピンの位置ずれを抑制することを目的として半導体材料として汎用的に使用されているシリコンと熱膨張係数の



近い材料であるガラスセラミックス、ガラス、シリコンを使用する。これらの材料の中でも加工容易性、電気特性の観点からガラスセラミックを使用することが好ましい。

プローブピン 3 は半導体装置 1 の外部端子電極 2 形成面に対して  $0 \sim 45^\circ$  の角度で各々独立に配置され、弾性を有する。弾性を有する材料としては、プローブピン自身のヤング率と測定対象である半導体装置の電極とプローブ間の接圧とから  $100 \text{ GPa}$  以上のヤング率を有する材料が望ましく、 $150 \sim 250 \text{ GPa}$  の範囲が好ましい。配線層 5 はプローブピン 3 と電氣的に接続されている。FPC 6 は配線層 5 を検査基板 8 へ引き出すためのものである。バックアップ板 7 は検査基板 8 上に搭載されている。

図 5 を用いて、プローブピン 3 および基材 4 上の配線層 5 の構成について説明する。図 5 において、(A) は第 1 の構成例を示し、(B) は第 2 の構成例を示す。

基材上に  $100 \text{ GPa}$  以上のヤング率を有する金属層（例えばニッケル、ニッケル/鉄合金、ニッケル/コバルト合金、ニッケル/マンガン合金）でプローブピンと配線層が、電気めっきにより同時に形成される。寸法は、 $20 \mu\text{m}$  の電極ピッチでショートが発生しない最大の幅  $10 \mu\text{m}$  とし、厚さは、1 回のめっき工程で形成可能な最大の厚さ  $10 \mu\text{m}$  とした。プローブピン部分は、基材から突出して設けられている。プローブピン部分の長さは、 $70 \mu\text{m}$  のオーバードライブ（被検査物である半導体電極がプローブピン先端に接触した位置を基準として、この位置から半導体電極が上昇する量＝プローブピンが押し込まれる量）をプローブピンに負荷した時に弾性限界内であり、極力短くするという条件から  $400 \mu\text{m}$  とした。引き続きプローブピン部分以外の配線層の上に導体損失による信号伝送特性の劣化を抑制するために前記配線層である Ni あるいは Ni 系合金と比較して体積抵抗率が小さく、 $1 \sim 4 \times 10^{-8} \Omega \cdot \text{m}$  の範囲の低抵抗金属層 9（例えば金、金/パラジウム合金、金/銅合金）を電気めっきあるいはスパッタ法により形成する。形成領域は、プローブピン根元と基材の境界から製造公差  $1 \mu\text{m}$  基材側に入った部分から配線層 5 全面に  $8 \mu\text{m}$  の幅である。

その後、プローブピン先端部分の半導体電極との接触面側に金属層 10（例えば金合金）をめっきあるいはスパッタ法により形成する。なお、プローブピン先端部

分の金属層と配線層上の体積抵抗率の小さい金属層は、同一材料の場合は同時に形成することが可能であり、工程数が削減されるため製造コスト低減につながる。

先端部分の金属層 10 形成領域の寸法は次の通りである。例えばコンタクト対象が、 $20\text{ }\mu\text{m}$ ピッチ、電極サイズ  $12\text{ }\mu\text{m}$  であり、検査プローブの半導体電極形成面に対する接触角度  $15^\circ$ 、オーバードライブ量（被検査物である半導体電極がプローブピン先端に接触した位置を基準として、この位置から半導体電極が上昇する量＝プローブピンが押し込まれる量） $70\text{ }\mu\text{m}$  としたとする。この場合、先端部分の金属層 10 形成領域のプローブピン 3 長手方向は、スクラブ量（プローブピン先端が、オーバードライブにより電極上を擦りながら移動する量： $14\text{ }\mu\text{m}$ ）と、電極サイズ（ $12\text{ }\mu\text{m}$ ）と、プローブピン 3 の長手方向位置公差（ $\pm 5\text{ }\mu\text{m}$ ）と、半導体装置 1 の電極 2 の位置公差（ $\pm 1\text{ }\mu\text{m}$ ）とを合算した長さ、すなわち  $38\text{ }\mu\text{m}$  以上必要になる。先端部分の金属層 10 形成領域の幅方向は、プローブピン 3 の幅の半分以上が必要になる。長手方向に必要な長さについて各々説明を加える。

図 6 に接触点とオーバードライブ  $70\text{ }\mu\text{m}$  の半導体装置 1 の電極 2 とプローブピン 3 の状態を側面から観察した図を示す。

図 6 からわかるようにスクラブ量は、電極 2 にプローブピン 3 が接触してから電極上をプローブピン 3 が擦りながら移動する量である。電極サイズは、オーバードライブ終了時（検査時点）にプローブピン 3 と接触する部分である。プローブピン 3 の長手方向位置と電極位置各々の公差は、電極 2 とプローブピン 3 の初期の位置関係を維持するために考慮する必要がある。もちろん、プローブピンの長手方向の位置精度を考慮して、最初から電極の半分程度（ $6\text{ }\mu\text{m}$ ）プローブピンを突出させておくことも可能である。

また、プローブピン先端部分の金属層 10 と基材上の配線層に形成される低抵抗金属層 9 は、同一材料であってもよく、異種材料であっても良い。例えば、半導体装置の電極が金の場合、プローブ先端に形成する金属層 10 を金とし、低抵抗金属層 9 を金とすることができる。この場合、プローブピン先端部分の金属層 10 と配線層上の低抵抗金属層 9 を同時に形成できるので、工程が省略できるため製造コスト低減が可能となる。また、プローブ先端に形成する金属層 10 を金合金、パラジウムやロジウムとし、低抵抗金属層 9 を金とすることも可能である。すなわち、プ

プローブピンは、繰り返し使用するため、プローブ先端金属層の硬度が半導体電極材料と同じあるいは低い場合、連続プロービングにより、プローブピン先端の金属層が剥がれる可能性がある。これを抑制し、プローブピンの長期信頼性を確保するためには、プローブ先端に形成する金属層 10 は、半導体装置 1 の外部端子電極 2 より高い硬度を有する材料で構成することが好ましい。但し、使用頻度が少ない場合は、金属層 10、低抵抗金属層 9 の両者が同一材料（例えば金）であっても良い。

次に、プローブピン先端部分の金属層 10 と配線層上の低抵抗金属層 9 を分離することの有効性について実験結果を用いて説明する。

最初に、プロービングのメカニズムについて、図 7 のプロービングの模式図を用いて説明する。図 7 (A)、(B)、および (C) は、それぞれ、コンタクト対象を金属突起電極 2 とした場合のプロービング前後の側面図、上面図、および斜視図である。なお、(C) の○印は半導体電極の形状が確認できるよう、ピン先端を割愛して記載している。

プローブピン 3 はオーバードライブをかけることにより、ピン自身が弾性変形し金属突起電極 2 上にスクラブが発生し電気接触を得ることができる。

このようなメカニズムで接触を得るプローブ構造において、例えば半導体装置の電極を金バンプとした場合に、図 8 ((A): プローブピンと配線層との全面に金属層を形成した場合、(B): プローブピン母材と配線層のみの場合、(C): プローブピン先端のみと配線層に金属層を形成した場合) に示す 3 種類のプローブピンを用いた時のプローブピンの機械的特性を調査した結果を図 9 (A), (B), (C) に示す。

プローブピンの詳細構造について図 8 を用いて説明する。(B) は、幅  $10\ \mu\text{m}$ 、厚さ  $10\ \mu\text{m}$ 、長さ  $400\ \mu\text{m}$  の弾性を有する単一金属で形成したプローブピンである。(A) は、(B) の半導体装置電極に接触する面に金合金めっきをプローブピン先端から根元まで幅  $8\ \mu\text{m}$ 、厚さ  $2\ \mu\text{m}$  で設けたプローブピンである。(C) は、(B) のプローブピンに金合金めっきを先端から  $100\ \mu\text{m}$  の長さ、幅  $8\ \mu\text{m}$ 、厚さ  $2\ \mu\text{m}$  で形成したプローブピンであり、本発明のプローブ構造である。

図 9 において、縦軸はオーバードライブ ( $\mu\text{m}$ ) を、横軸は荷重 ( $\text{mg}/\text{pin}$ ) を示す。

図9は、プローブピンに対して一定量のオーバードライブを繰り返しかけた場合の繰り返し回数とプローブピンにかかる荷重を測定した結果である。図9（A）からわかるように、金属層をプローブピンと配線層との全面に形成した場合、1,000回からプローブピンがもとの位置にもどらなくなり、十万回では、初期の位置から20 $\mu$ m変形が発生していることがわかる。すなわち、プロービング時にプローブピン根元にかかる応力により、金めっき層が塑性変形し、その影響によりプローブピンの変形が発生したものと推定できる。これに対し、他のプローブピンは荷重変化が小さく変形が発生していない。

図10（B）および（C）に前記の繰り返しプロービング後も荷重変化の小さい2種類のプローブピンを用いた場合の接触特性を示す。図10において、（B）は弾性を有する単一金属で形成したプローブピンを、（C）は本発明のプローブピンを示す。図10において、縦軸は抵抗値（ $\Omega/2pin$ ）を、横軸はオーバードライブ（ $\mu$ m）を示す。

図10より明らかなように、プローブピン先端に金合金めっき層を形成した構造の方が、接触抵抗値のばらつきが小さく良好な接触特性を示している。ここで、プローブピンの先端に金合金めっき層を形成し、配線層状の金属層と分離した場合には、プローブピンの一部に金属層が形成されていないことになり、導体損失が懸念される。しかし、図1からもわかるように配線層の長さに比較してプローブピンの露出長さは、十分に短いため、露出部分でも導体損失は無視できるほどに小さいと考えられることは、図10の結果からも明らかである。

以上の実験結果が示すように、電気接点部分となるプローブピン3先端部分のみに金属層10を形成し、基材4の配線層5上の低抵抗金属層5とを分離することにより、良好な接触特性と耐久性の両者の特性を満足することができる。従って、プローブピン3先端部分の金属層10と配線層5上の低抵抗金属層9とを分離することが非常に大きいメリットとなる。

本発明の検査プローブにおいて、40 $\mu$ m以下の電極ピッチに対応可能である理由は、主に3点ある。1点目は、基材にガラスセラミックス、ガラス、シリコン等のPI（ポリイミドフィルム）と比較して熱膨張係数が小さい材料を使用したことにより、製造工程の熱履歴における精度劣化を防止できること。2点目は、電鍍技

術の適用により非常に微細なピン幅で一定レベルの厚さを確保できるため接圧が確保できること。例えば $10\text{ }\mu\text{m}$ のピン幅で $10\text{ }\mu\text{m}$ のピン厚さが形成できる。3点目は、マイクロマシン技術の適用により、アディティブ工法によりプローブピンと基材上の配線層を形成できること。である。詳細については、後述の製造方法の項で示す。

#### (第二の実施の形態)

図11(A)および(B)は、それぞれ、本発明の第二の実施形態にかかる検査プローブ構造を示す断面図および平面図である。

前述した本発明の第一の実施形態は、図4に示す構造体に組み上げる時に4枚の基材の位置を高精度に合わせる必要があることや、バックアップ板7に非常に高い精度が必要となる。

そこで、本発明の第二の実施形態に示す構造を採ることにより、更に接触信頼性を向上させるとともに、本発明の第一の実施形態の構造体組立て容易化を図ることができる。また、バックアップ板7の精度緩和も可能になり、低コスト化を図ることが出来るものである。当然ながらプローブピン先端部分と低抵抗金属層は、本発明の第一の実施形態と同様の構成である。以下では、本発明の第一の実施形態との構成の違う点について説明する。

基材材料としてガラスセラミックスを使用し、プローブピン、配線層形成面の裏面から基材4を $100\text{ }\mu\text{m}$ 程度まで薄く研削する。研削後の表面状態に応じて加工変質層を除去するためにドライエッチングを行うことも可能である。基材厚さが $200\text{ }\mu\text{m}$ 以上の厚さの場合、バックアップ板装着時に曲げることが困難であり、 $50\text{ }\mu\text{m}$ 以下の厚さの場合は、研削加工やバックアップ板装着時に基材の割れが発生する。このため、厚さの適正範囲は、 $75\sim 175\text{ }\mu\text{m}$ であり、曲げの容易性を考慮すると中間値より薄い $100\text{ }\mu\text{m}$ 程度が最適値である。プローブ基材4外周部の剛性確保のため厚さ $600\text{ }\mu\text{m}$ 以上のプローブ基材4と同じ材料(ガラスセラミックス、ガラス、シリコン)で形成したサポート基板14を接着材13で貼り付ける。この貼り付けたものを検査基板8に取り付ける。検査基板8中央部分には、凸形状の支持体(バックアップ板)7が取り付けられており、この端面で支持する。この支持点とプローブ基材4の曲げ起点により、半導体装置1の電極形成面に対するプ

プローブピン 3 の角度を所望の値が得られるようにした構造である。

このように本発明の第一の実施形態と異なり、本発明の第二の実施形態では、四辺に一括でプローブピン 3 を形成し、これを検査基板 8 へ装着するため、組立て後のプローブピン 3 の位置精度を高めることが出来、ひいては接触信頼性の向上を図ることが出来る。また、プローブピン 3 に損傷が生じた場合、プローブ基材 4 ごと交換できるようプローブ基材 4 は、検査基板 8 にネジ止めや位置決めピンにより着脱可能な固定方法により取り付けられている。

さらに、図 1 1 に示すように検査基板 8 と凸状支持体(バックアップ板) 7 には、貫通孔 1 5 を設けている。この貫通孔 1 5 は、第二の実施形態の構造体をプローバに装着した後、前記構造体の上面にカメラを設置し、プローブピン 3 と半導体装置 1 の電極 2 との接触状態の可視化を可能にしている。なお、貫通孔 1 5 は、プローブピン 3 と半導体装置 1 の電極 2 を観察できるサイズで 1 箇所あれば良いが、X Y  $\theta$  方向の位置関係を把握するためには各辺に 1 箇所ずつ設ける方がより好ましい。

このように貫通孔 1 5 を設けることにより、検査プローブをプローバへ装着した後の位置合わせ確認が容易になり、段取り時間短縮を図ることができる。

プローブカードユニットをバックアップ板に装着する時に曲げが容易でかつ割れが発生しない厚さとして  $100\mu\text{m}$  が適正であることを本実施例の冒頭に述べた。基材厚さを適正值の  $100\mu\text{m}$  程度に薄化した場合、割れ無しで容易に曲げが可能であるが、反りが発生するという問題点が存在する。図 1 2 にプローブカードユニットをバックアップ板に装着したときの基材の反り測定結果を示す。使用したプローブカードユニットの台形部分(基材部分)の寸法は、プローブピンが形成されている辺(上辺)が  $10\text{mm}$ 、曲げの起点となる下辺が  $36\text{mm}$ 、高さが  $13\text{mm}$  である。図は、プローブピン根元と基材の境界から基材側に  $1\text{mm}$  入った部分の左端から  $1\text{mm}$  の部分を 0 として右端までの  $8\text{mm}$  の区間を、非接触レーザ測定器を用いてバックアップ板の凸部表面を基準に高さを測定した結果である。基材のプローブピンが並ぶ辺の寸法は、プローブピンが  $400$  本必要であるため、 $400 \times 0.02\text{mm} = 8\text{mm}$  に両側  $1\text{mm}$  の合計  $10\text{mm}$  になる。測定は、両側  $1\text{mm}$  空けて中央部の  $8\text{mm}$  で実施した。図の横軸が測定開始点からの距離、縦軸がバックアップ板の凸部表面からの高さを示す。中央部(左端から  $4\text{mm}$  の場所)が  $5\mu\text{m}$

凹む形の反りが発生していることがわかる。このように反りが発生した場合、プローブピン3に高さばらつきが生じるため、良好な接触性を得るためのオーバードライブ量を大きくする必要が生じ、プローブピン根元に負荷される曲げ応力が大きくなり、ひいてはプローブピン3の耐久性劣化につながる。

従って、図13に示すように反りを低減する対策が必要になる。対策としては3通り考えられる。なお、図13(A)、(B)、(C)は基材4を裏面側からみた図である。

一つ目は、図13(A)に示すように、基材4の裏面に反り強制用板41を貼り付ける、あるいは基材4の端面に切り欠き42を形成する。反り強制用板41の取り付け位置、切り欠き42の形成位置は極力プローブピン3に近い方が好ましい。

二つ目は、図13(B)に示すように、基材4の裏面に表面の配線に悪影響を及ぼさないレベルの深さで複数本の切れ込み43を形成した構造である。横一方向、縦一方向、或いは横方向および縦方向の両方の3通りが考えられるが、反りの度合いに応じて選択すればよい。

三つ目は、図13(C)に示すように、基材4の裏面を研削した後に、曲げの起点になる部分に表面の配線に悪影響を及ぼさないレベルの深さで切れ込み43を形成した構造である。

これらの構造を採ることにより、プローブピン3と配線層5を有する基材4の研削後の厚さが薄い場合も反りを低減することができる。また、良好な接触をえるためのオーバードライブ量を小さく保てるため、プローブピン3の高寿命化を図ることができる。

以上、説明したように、本発明の第二の実施形態に示す構造を採ることにより、更なる接触信頼性向上と、本発明第一の実施形態の構造体組立て容易化を図ることができる。また、バックアップ板7の精度緩和も可能になり、低コスト化を図ることが出来る。

(製造方法について)

次に、図14および図15を参照して、本発明の第一および第二の実施の形態に係る検査プローブ構造およびプローブ先端構造の製造方法について詳細に説明する。尚、本例では、図5(B)に示す第2の構成例を製造する場合を例に挙げて説

明する。

まず、図14を参照して、本発明第一の実施形態のプローブピン3と配線層5を有するプローブ基材4の製造方法および検査基板8への取り付け方法について説明する。

最初に図14(A)に示されるように、プローブピン形成エリアに座ぐりを形成した後に強度が維持できるように $500\mu\text{m}$ 以上の厚さの基材4を準備する。プローブ製造の熱履歴によるピン位置精度の劣化を抑制することとウエハ検査実施時の高温状態での検査の時に半導体電極とプローブピンの位置ずれを抑制することを目的として半導体材料として汎用的に使用されているシリコンと熱膨張係数の近い材料であるガラスセラミックス、ガラス、シリコンを使用する。これらの材料の中でも加工容易性、電気特性の観点からガラスセラミックを使用することが好ましい。次に図14(B)に示されるように、基材4のプローブピン3を形成する領域にグラインダーにより、外形カット工程のグラインダーの精度を考慮して $150\mu\text{m}$ 以上の深さで座ぐり16を形成する。引き続いて、図14(C)に示されるように、基材4の表面およびこの座ぐり16にシード層18をスパッタ又は蒸着で $0.3\mu\text{m}$ 成膜させた後、図14(D)に示されるように、犠牲層17となる金属層(例えば、銅)を座ぐり部分の犠牲層表面が基材4の表面以上になるまで電気めっきにより形成する。プローブ基材4表面にめっきする。そして図14(E)に示されるように、めっき後研磨を行うことにより、座ぐり16にのみ犠牲層17が充填された構造になる。

次に図14(F)に示されるように、犠牲層17が露出した面に $0.3\mu\text{m}$ 程度の厚さのシード層18を形成する。引き続いて、図14(G)に示されるように、この面にレジスト19を $20\mu\text{m}$ 程度の厚さに塗布あるいは接着し、図14(H)に示されるように、露光/現像によりプローブピン3および配線層5にあたる部分のレジスト19が抜けた形状を形成する。そして図14(I)に示されるように、この凹部にめっきによりバネ性を有する金属層20を成長させる。引き続き図14(J)に示されるように、この上面にレジスト塗布/露光/現像を行い、プローブピン先端部分と配線層の上に凹部を形成する。次に図14(K)に示されるように、この凹部に、先端には接触特性の良い金属層10を、配線部には低抵抗金属層9を



めっきあるいはスパッタする。

この後、図14(L)に示されるように、ウエットエッチングによりレジスト19を除去しプローブピン及び配線層を残す。次に図14(M)に示されるように、露出したシード層18をミリング等で除去し、最後に図14(N)に示されるように、犠牲層17をウエットエッチングで除去してプローブピンを形成する。そして、図14(O)に示されるように、所望の外形形状に基板4をカッティングすることによりプローブピン3と配線層5を有する基材4が完成する。続いて、図14(P)に示されるように、FPC6あるいはTCPを基材4の配線層の先端にある外部端子にACF熱圧着により接続する。さらに図14(Q)に示されるように、検査基板8上のバックアップ板7に取り付ける。

半導体装置1の電極2に対するプローブピン3の接触角度は、バックアップ板7の傾斜角によって決定される。従って、バックアップ板7は非常に高い製造精度を必要とし、組立てには高い技能を必要とする。最後に検査基板8とFPC6あるいはTCPの他方の端子をACF等により接続する。

次に、図15を参照して、本発明の第二の実施の形態のプローブピン3と配線層5を有するプローブ基材4の製造方法について説明する。

最初に図15(A)に示されるように、500 $\mu$ m以上の厚さの基材4を準備する。基材4は、例えば、セラミックス、ガラスセラミックス、ガラス、シリコンから成る。次に図15(B)に示されるように、基材4のプローブピン3を形成する領域にグラインダーにより、150 $\mu$ m以上の座ぐり16を形成する。引き続いて、図15(C)～(E)に示されるように、座ぐり16に犠牲層17となる金属層(例えば、銅)をめっきにより充填する。

次に図15(F)に示されるように、犠牲層17が露出した面に0.3 $\mu$ m厚さのシード層18を形成する。そして図15(G)に示されるように、この面にレジスト19を20 $\mu$ m程度の厚さに塗布あるいは接着し、図15(H)に示されるように、露光/現像によりプローブピン3および配線層5にあたる部分のレジスト19が抜けた形状のレジストパターンを形成する。引き続いて、図15(I)に示されるように、この凹部にめっきによりバネ性を有する金属膜20を成長させる。さらに、図15(J)に示されるように、レジスト塗布/露光/現像を行い、プロー

プローブピン先端部分とピッチ拡張配線上に凹部を形成する。

引き続き図15 (K) に示されるように、凹部の先端には接触特性の良い金属層10を、凹部の配線部には低抵抗金属膜9をめっきあるいはスパッタする。

また、先にプローブピン先端部分にのみ凹部を形成し、この凹部に接触特性の良い金属層10をめっきあるいはスパッタし、次にピッチ拡張配線上にのみ凹部を形成し、この凹部に低抵抗金属膜9をめっきあるいはスパッタしても良い。

この後、図15 (L)、(M) に示されるように、ウェットエッチングによりレジスト19と、シード層18の除去を行う。ここまでの動作は、前述した本発明の第一の実施の形態と同様である、

続いて図15 (N) に示されるように、プローブピン3および配線層5を有する面を水平面に出た定盤22にワックス21あるいは接着材で取り付ける。引き続き、図15 (O) に示されるように、裏面側から犠牲層17が露出するまで、例えば基材4を150  $\mu\text{m}$ 以下まで削り込む。その後、図15 (P) に示されるように、定盤22から取り外す。

図15 (Q) に示されるように、犠牲層17を除去する。その後、図15 (R) に示されるように、厚さが500  $\mu\text{m}$ 以上、大きさがプローブピン3と配線層5を有する基材4と同じで曲げの起点になる部分から中央方向をくり貫いた形状のサポート基板14とプローブピン3と配線層5を有する基材4を接着材13により貼り合わせる。図15 (S) に示されるように、プローブと配線層を有する基材の研削後の厚さが100  $\mu\text{m}$ よりも薄い場合、第二の実施の形態で示した3通りの対策を採った構造を検査基板8取り付け前に基材4に形成する。

切り欠き41、切れ込み43の形成は、基材4裏面を研削した後の工程でダイシングソーやレーザを用いて加工を施す。反り強制板41の貼り付けは、基材4と同じ材質で所望のサイズに切断し、これを接着材により基材裏面へ取り付ける。

以上の説明から明らかなように、本発明では、弾性を有する金属層をコアとし、半導体装置の電極材料に応じて先端部分の構造を最適化したプローブピンと、配線層を有する基材と、検査基板への配線引き出しを行う配線層を有する柔軟な基板と、検査基板中央部に半導体装置の電極とプローブピンの接触角度を決める基材を設置するバックアップ板と、を有する構造体であって、プローブピンが半導体装置の

電極と接触する面に半導体装置の電極材料に応じて接触特性の良い材料を一層配置した構造とし、電極ピッチ拡張変換のために基材上に形成される配線層の上に形成した低抵抗金属層とを有しており、接触特性の良い材料層と低抵抗金属層とが分離された検査プローブ構造を採る。このような構成を採用することにより、半導体装置の電極と検査プローブの安定した確実な電氣的接触を得ることができ、実用レベルの耐久性を実現することができる。さらに、プローブピンと配線層を有する基材を四辺一括で製造し、これに貫通孔を有する凸形状のバックアップ板を有する検査基板に装着する検査プローブ構造とすることにより、より高い接触信頼性を得ることができる。

## 請 求 の 範 囲

1. 半導体装置（１）の電氣的特性を検査する検査プローブにおいて、  
基材（４）と、  
前記基材上に設けられた配線層（５）と、  
前記配線層と電氣的に接続され、基材から突出して設けられたプローブピン（３）と、  
前記プローブピンの先端に設けられた第１金属層（１０）と、  
前記配線層の上に形成された第２金属層（９）とを有し、  
前記第１金属層（１０）と前記第２金属層（９）とが分離された構造であることを特徴とする検査プローブ。
2. 前記第１金属層が、前記半導体装置の外部電極端子材料に応じて接触特性の良い材料で選択されていることを特徴とする請求の範囲第１項に記載の検査プローブ。
3. 前記第２金属層が、前記配線層の体積抵抗率よりも小さい体積抵抗率である請求の範囲第１項に記載の検査プローブ。
4. 前記基材に前記プローブピンが複数設けられている請求の範囲第１項に記載の検査プローブ。
5. 前記第１金属層（１０）と前記第２金属層（９）とが同一材料から成る、請求の範囲第１項に記載の検査プローブ。
6. 前記第１金属層（１０）と前記第２金属層（９）とが異種材料から成る、請求の範囲第１項に記載の検査プローブ。
7. 前記第１金属層（１０）が、前記半導体装置の外部端子電極（２）より高い硬度を有することを特徴とする、請求の範囲第１項～第６項のいずれか１つに記載の検査プローブ。
8. 前記第１金属層（１０）の形成領域の寸法は、その幅方向が前記プローブピンの幅の半分以上あり、その長さ方向が電極サイズの１．０倍と前記検査プローブが電極と接触してからの移動量とプローブピンの長手方向の位置公差、電極の位

置公差を考慮した長さとを加えた寸法以上あることを特徴とする請求の範囲第1項～第6項のいずれか1つに記載の検査プローブ。

9. 前記プローブピンの半導体装置電極形成面に対する角度が $0 \sim 45^\circ$ であることを特徴とする請求の範囲第1項～第6項のいずれか1つに記載の検査プローブ。

10. 半導体装置電極の配置が周辺配置で多ピンであり、検査基板への接続が必要である場合、前記基材(4)から検査基板の間に電氣的に接続される柔軟性を有する配線基板と前記検査基板上に搭載され前記基材(4)を設置するバックアップ板(7)とを備えることを特徴とする請求の範囲第1項に記載の検査プローブ。

11. 前記基材(4)の周辺部分は接着材を介して前記基材と同じ材質のサポート基板(14)と一体化され、該サポート基板は前記検査基板(8)上に搭載されており、

前記バックアップ板(7)は、前記プローブピン(3)が前記半導体装置(1)の電極(2)に対して所定の角度が得られるように前記検査基板の中央部分に凸形状に形成されている請求の範囲第10項に記載の検査プローブ。

12. 前記バックアップ板(7)と前記検査基板(8)の一部に貫通孔(15)を有している、請求の範囲第11項に記載の検査プローブ。

13. 前記基材(4)に発生する反りを低減する反り低減手段(41, 42, 43)を有する、請求の範囲第11項に記載の検査プローブ。

14. 前記反り低減手段が、前記基材(4)の裏面に貼り付けられた反り強制用板(41)である、請求の範囲第13項に記載の検査プローブ。

15. 前記反り低減手段が、前記基材(4)の端面に形成された切り欠き(42)である、請求の範囲第13項に記載の検査プローブ。

16. 前記反り低減手段が、前記基材(4)の曲げの起点になるエッジ部分に形成された切れ込み(43)である、請求の範囲第13項に記載の検査プローブ。

17. 前記反り低減手段が、前記基材(4)の裏面に、前記基材の表面および配線部に影響ない深さに、形成された複数本の切れ込み(43)である、請求の範囲第13項に記載の検査プローブ。

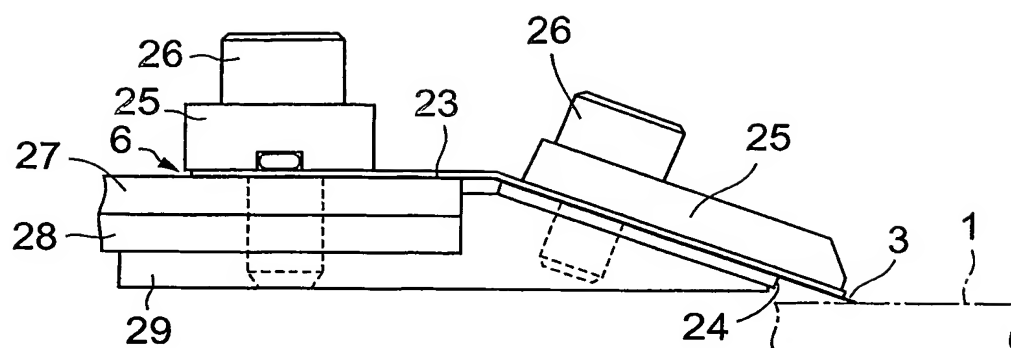
18. 前記複数本の切れ込み(43)が横方向に入っている、請求の範囲第1

7 項に記載の検査プローブ。

1 9. 前記複数本の切れ込み（4 3）が縦方向に入っている、請求の範囲第 1 7 項に記載の検査プローブ。

2 0. 前記複数本の切れ込み（4 3）が横方向および縦方向の両方向に入っている、請求の範囲第 1 7 項に記載の検査プローブ。

(A)



(B)

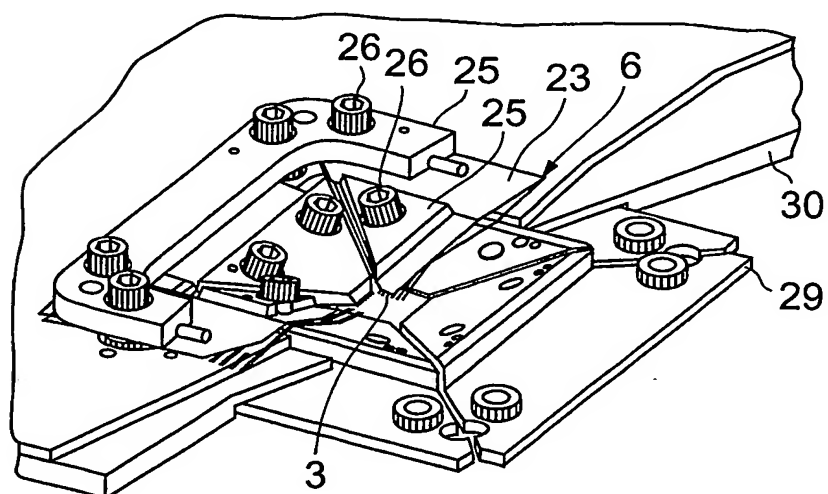


図 1

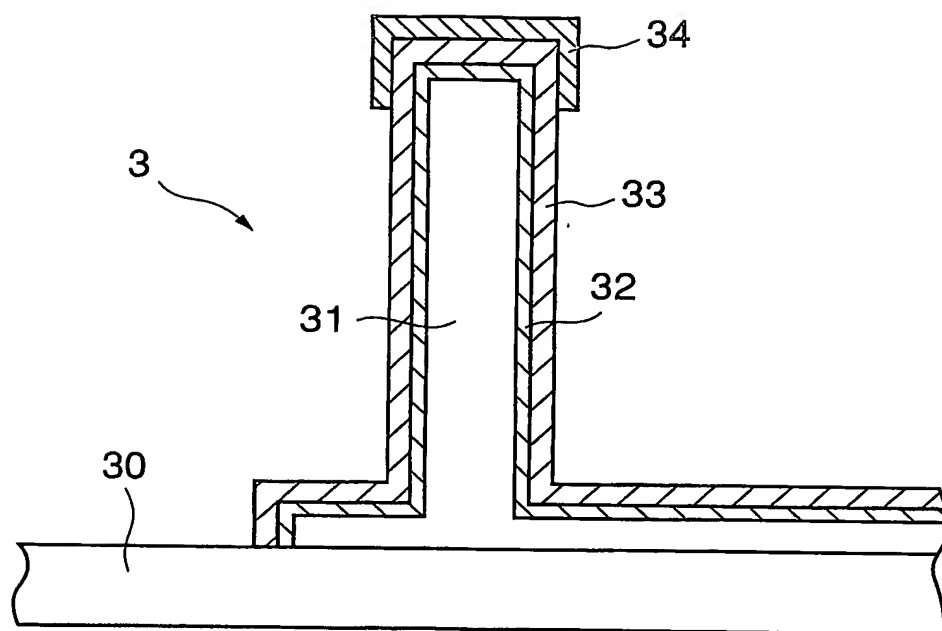


図 2



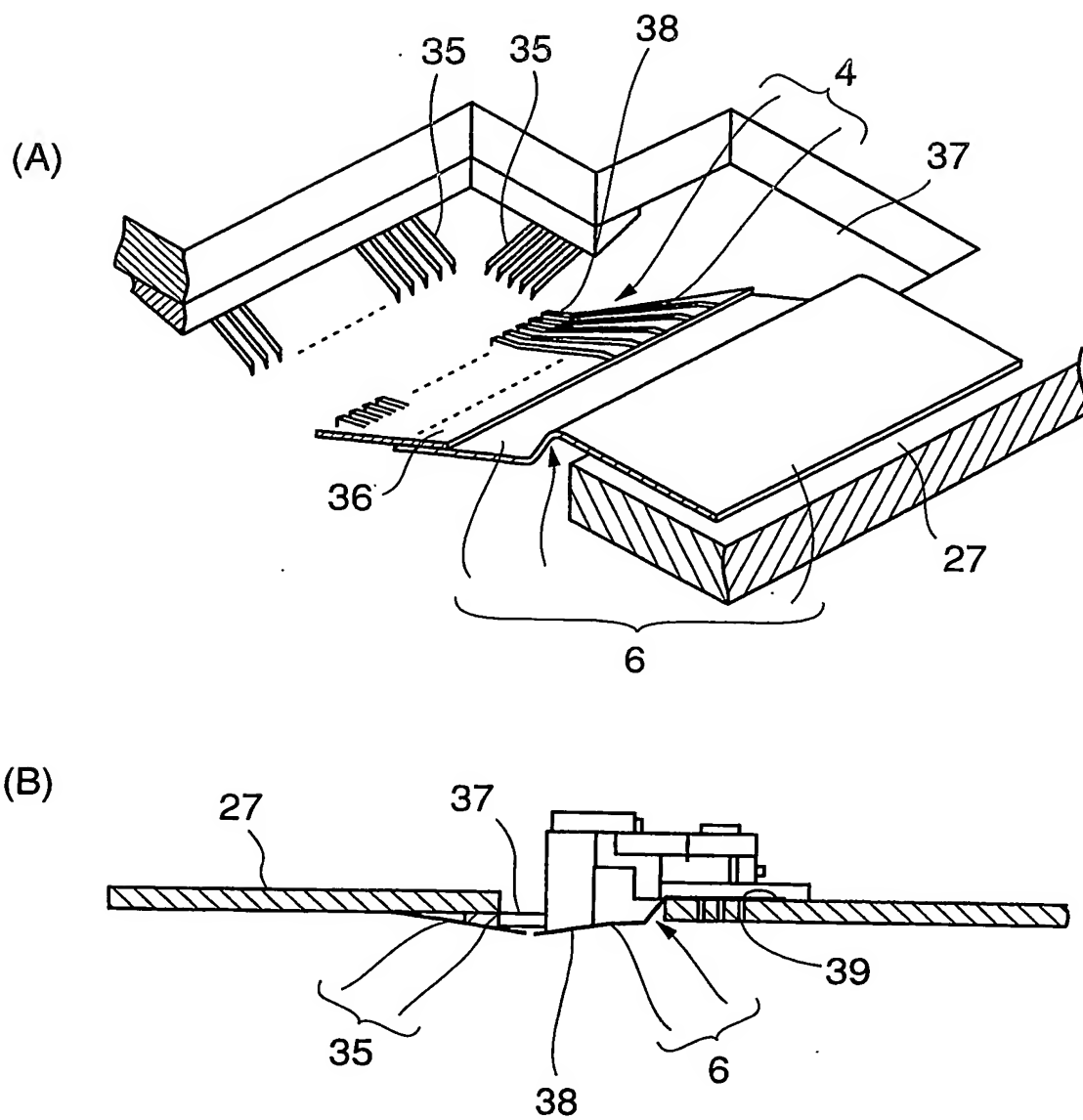


図 3

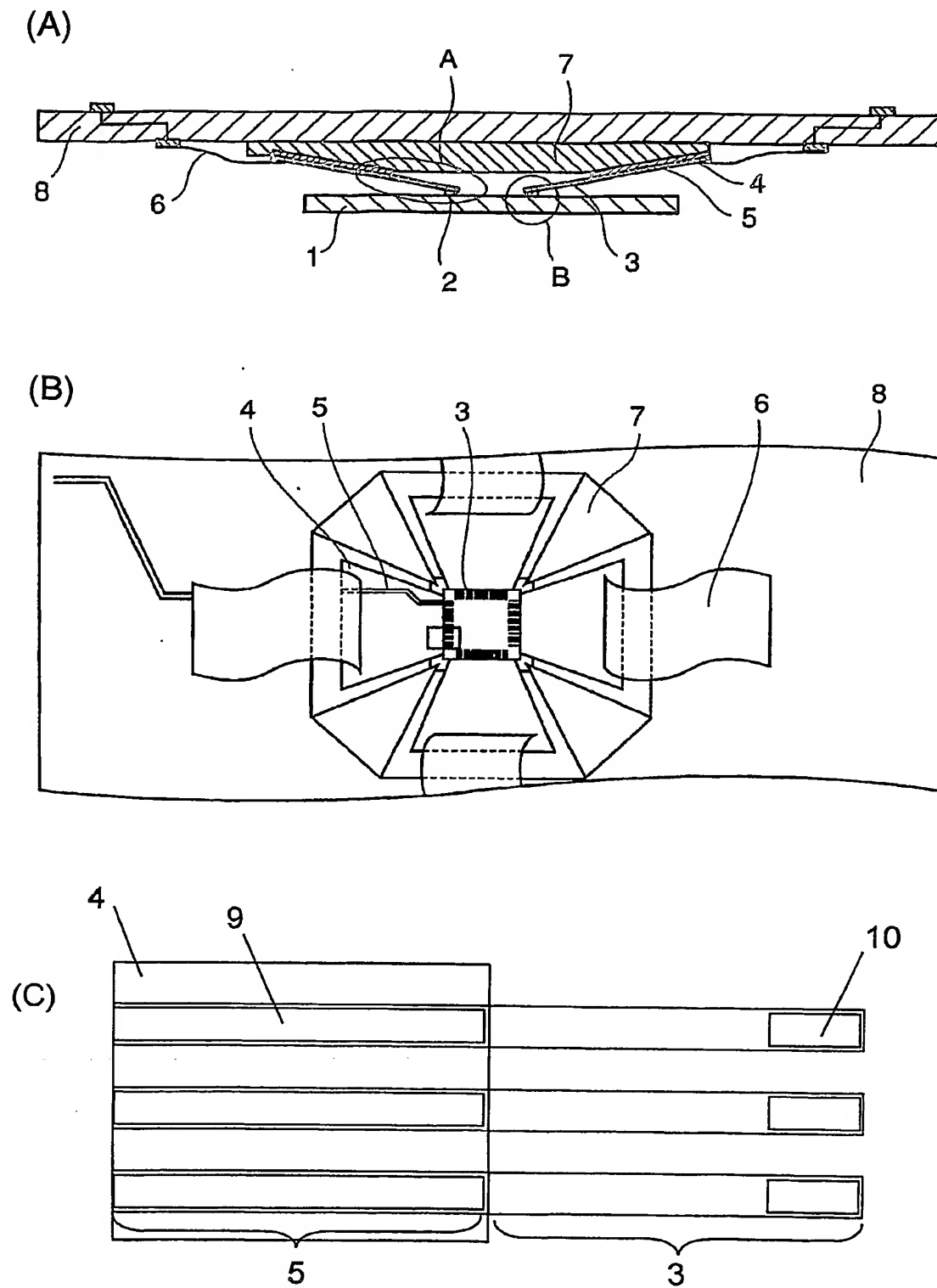


图 4

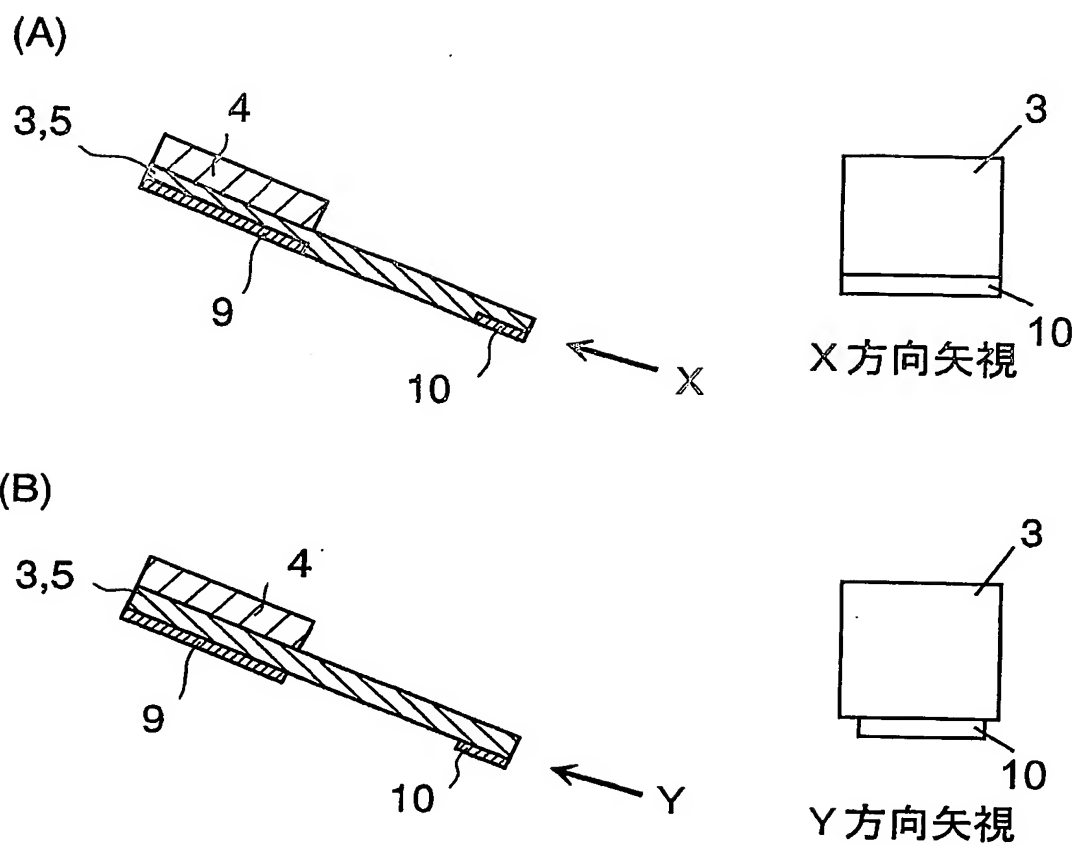


図 5

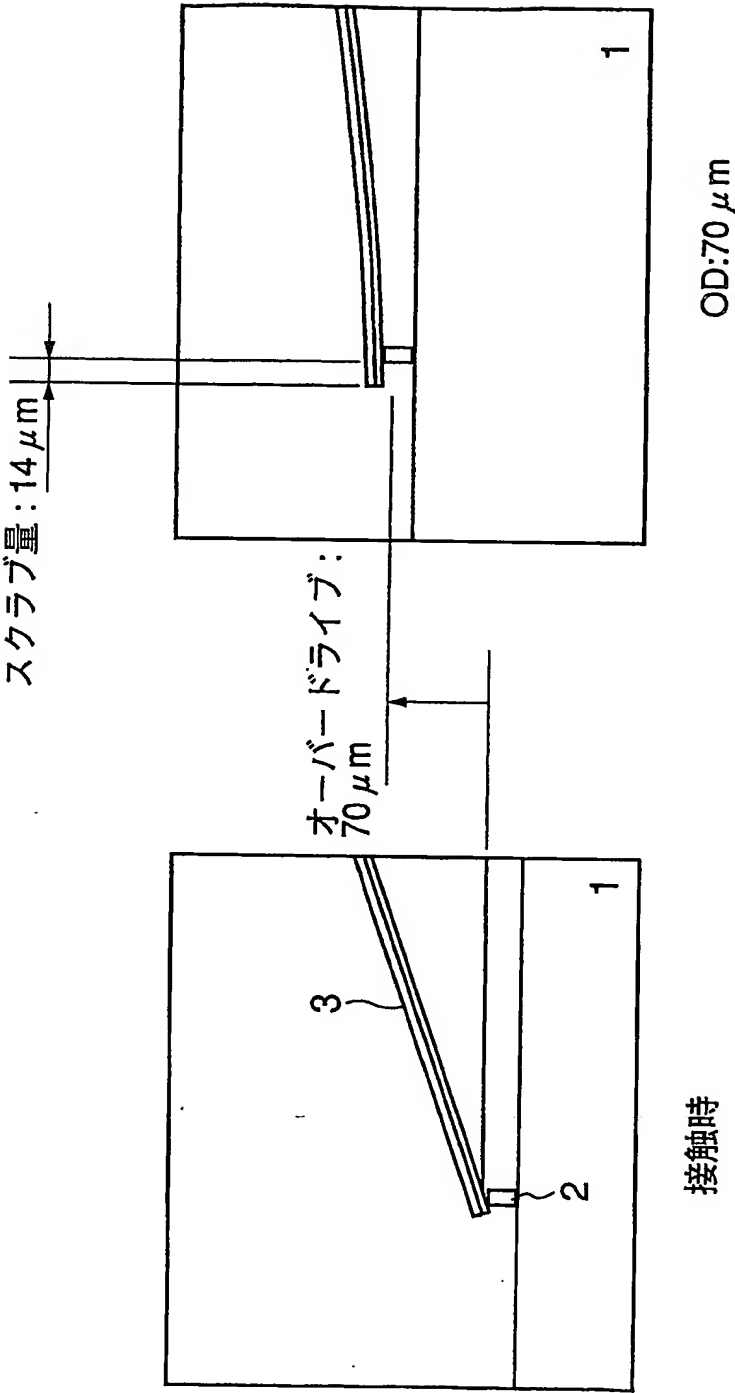


図 6

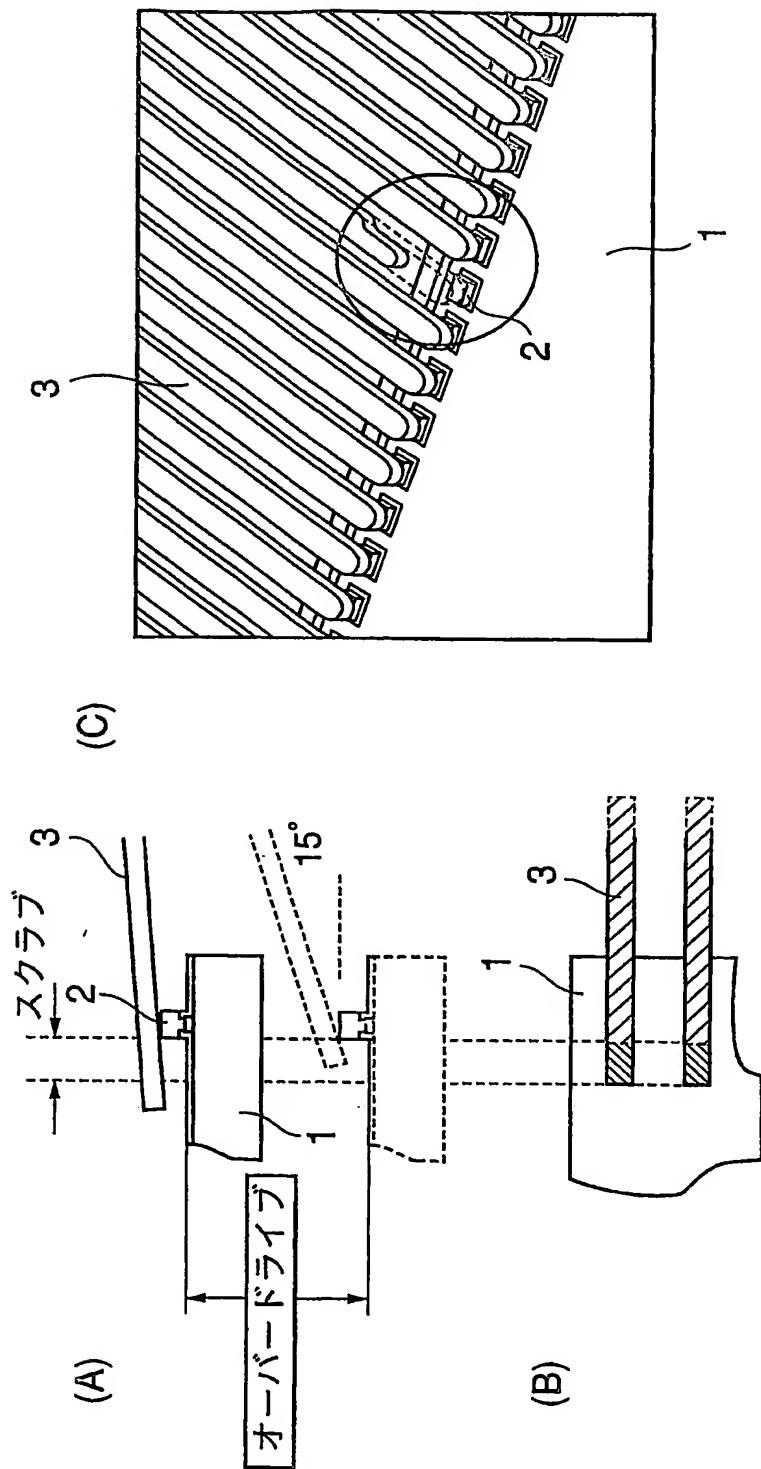


図 7

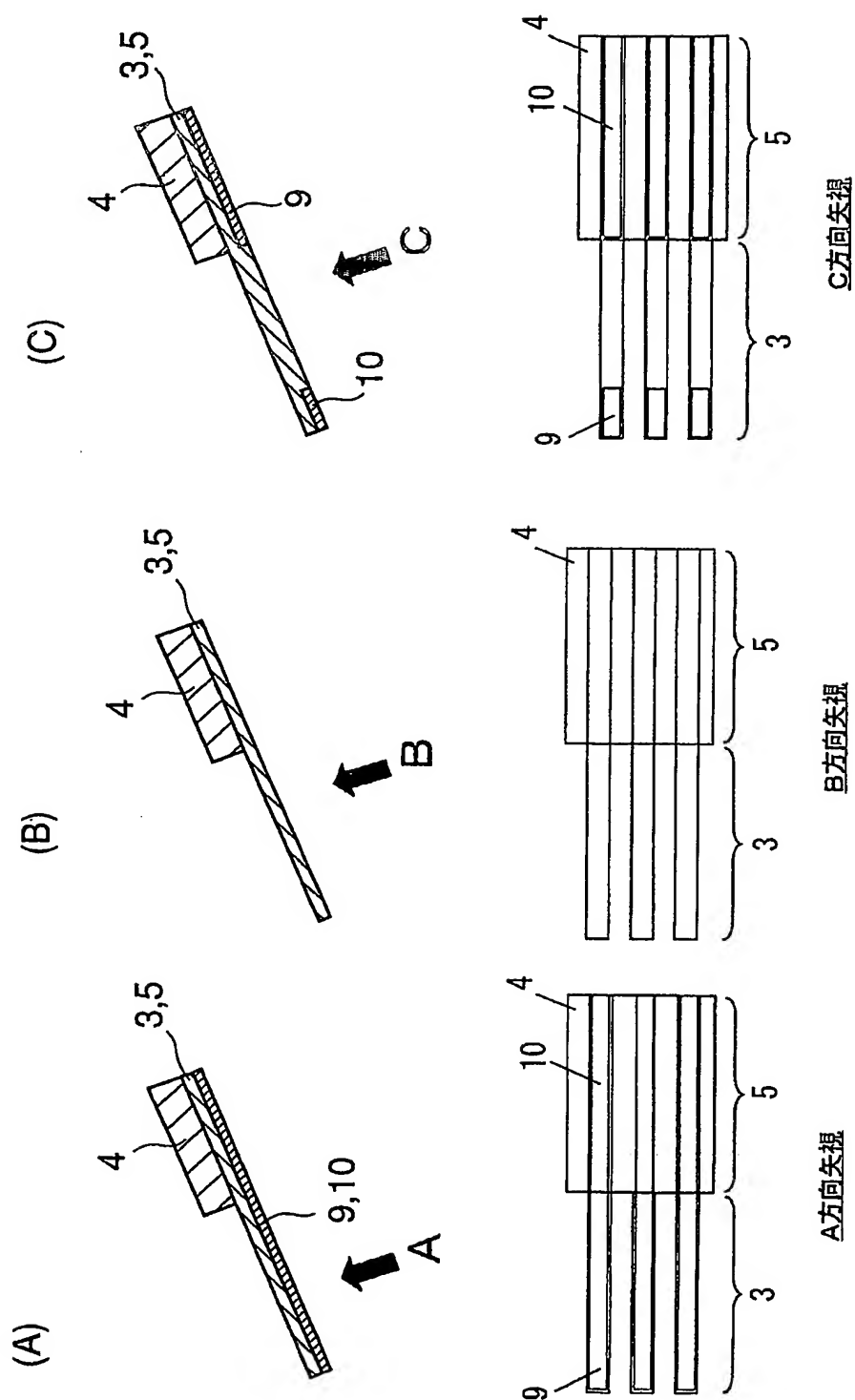


図 8

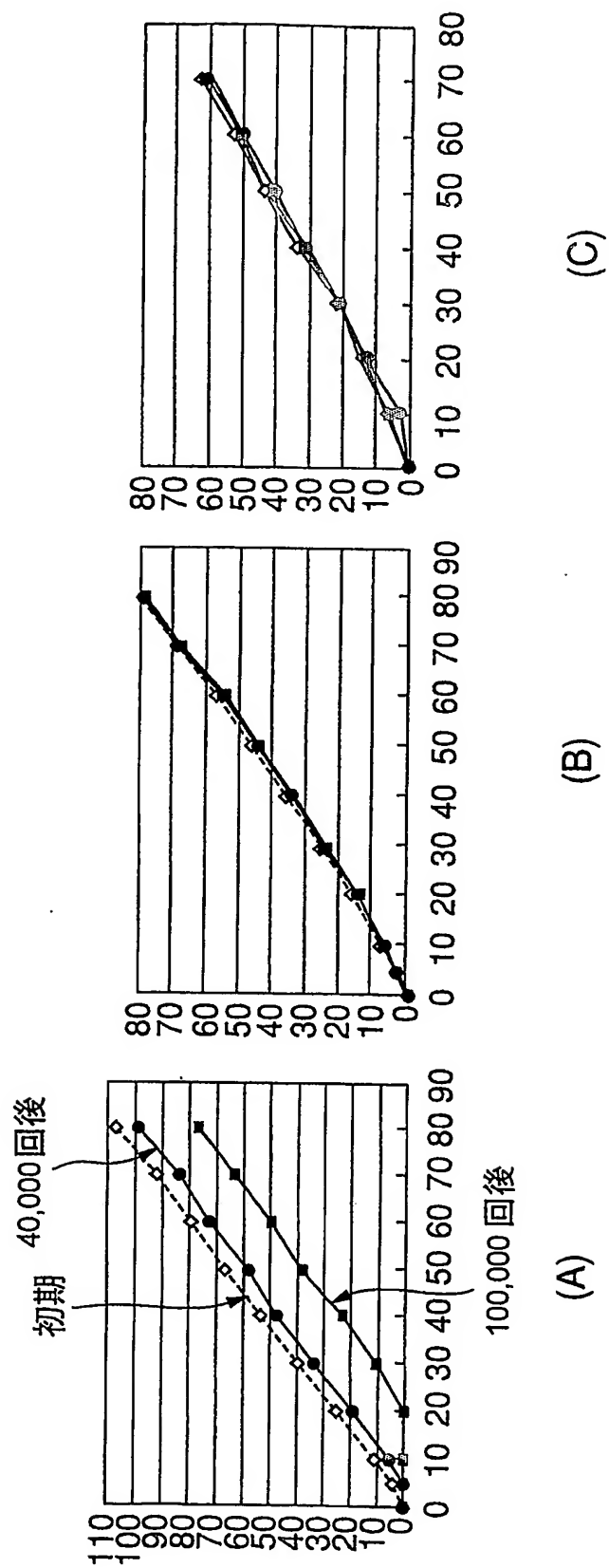
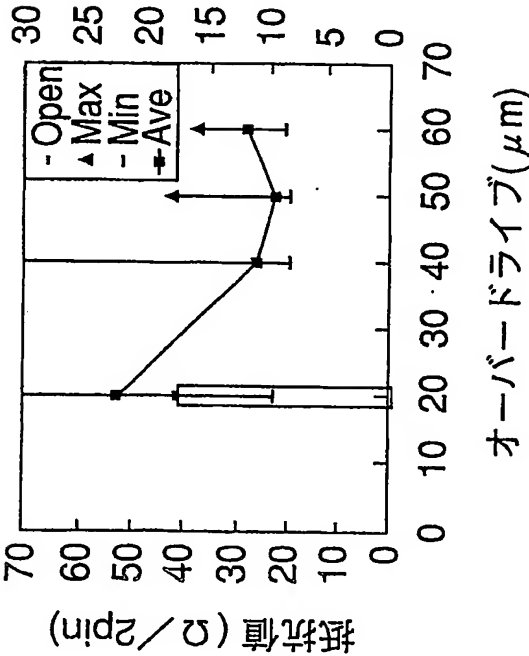
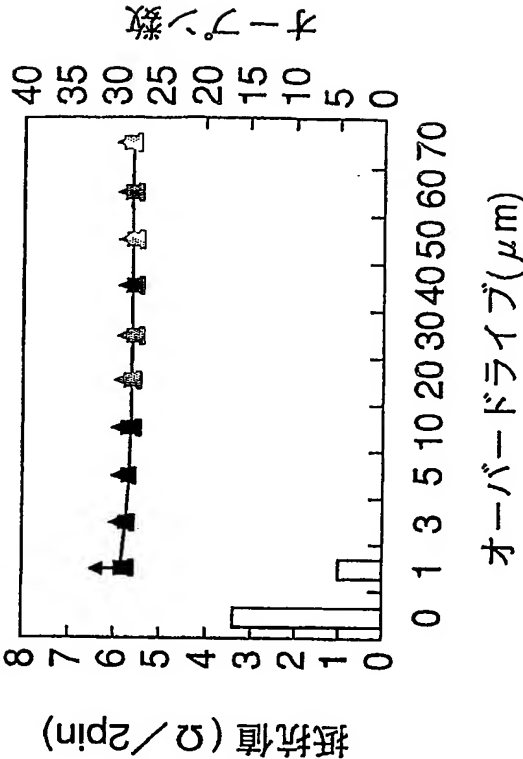


図 9



(B)



(C)

図 10



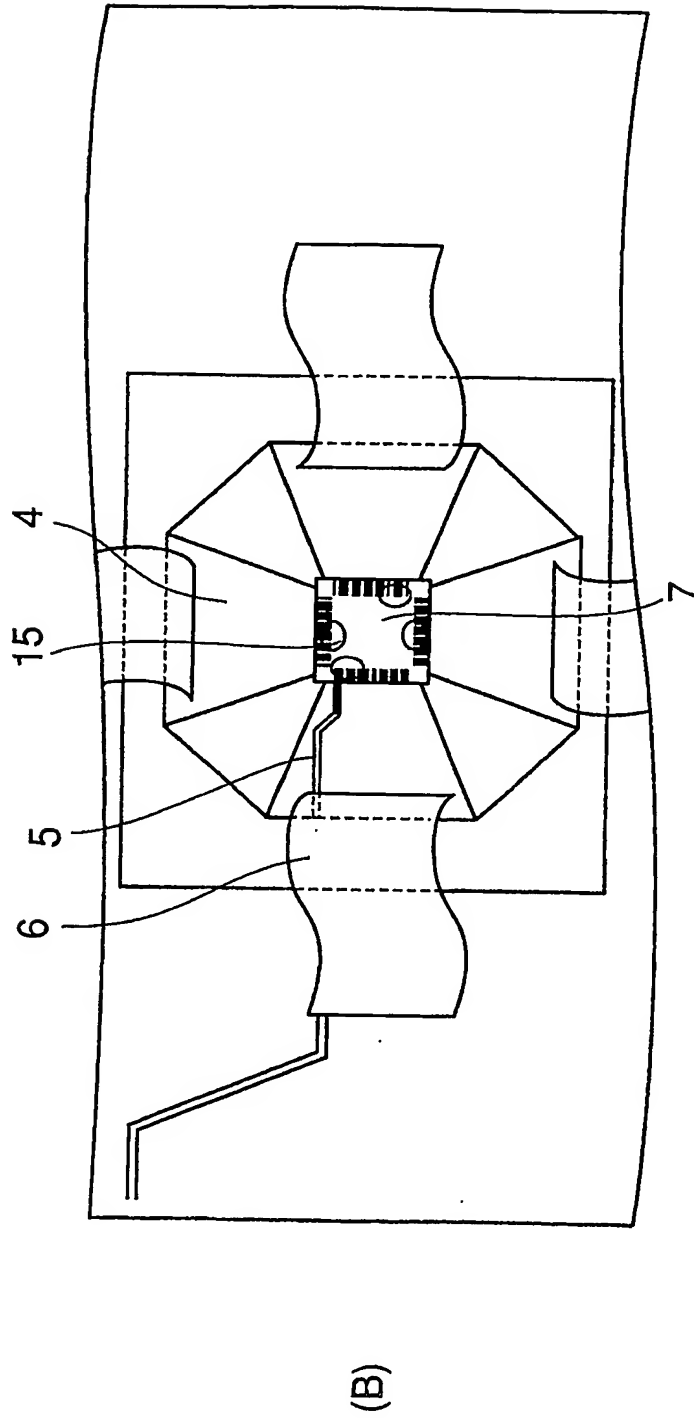
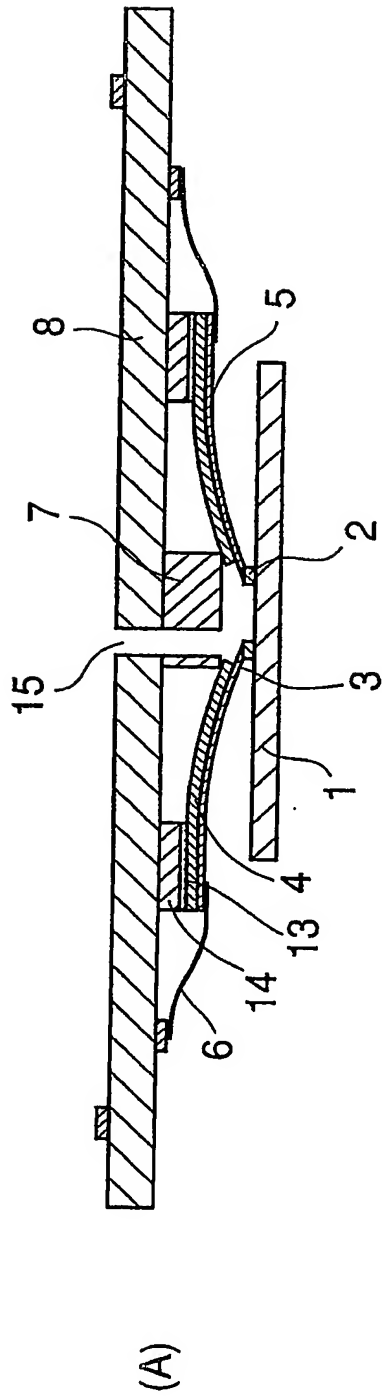


図 11

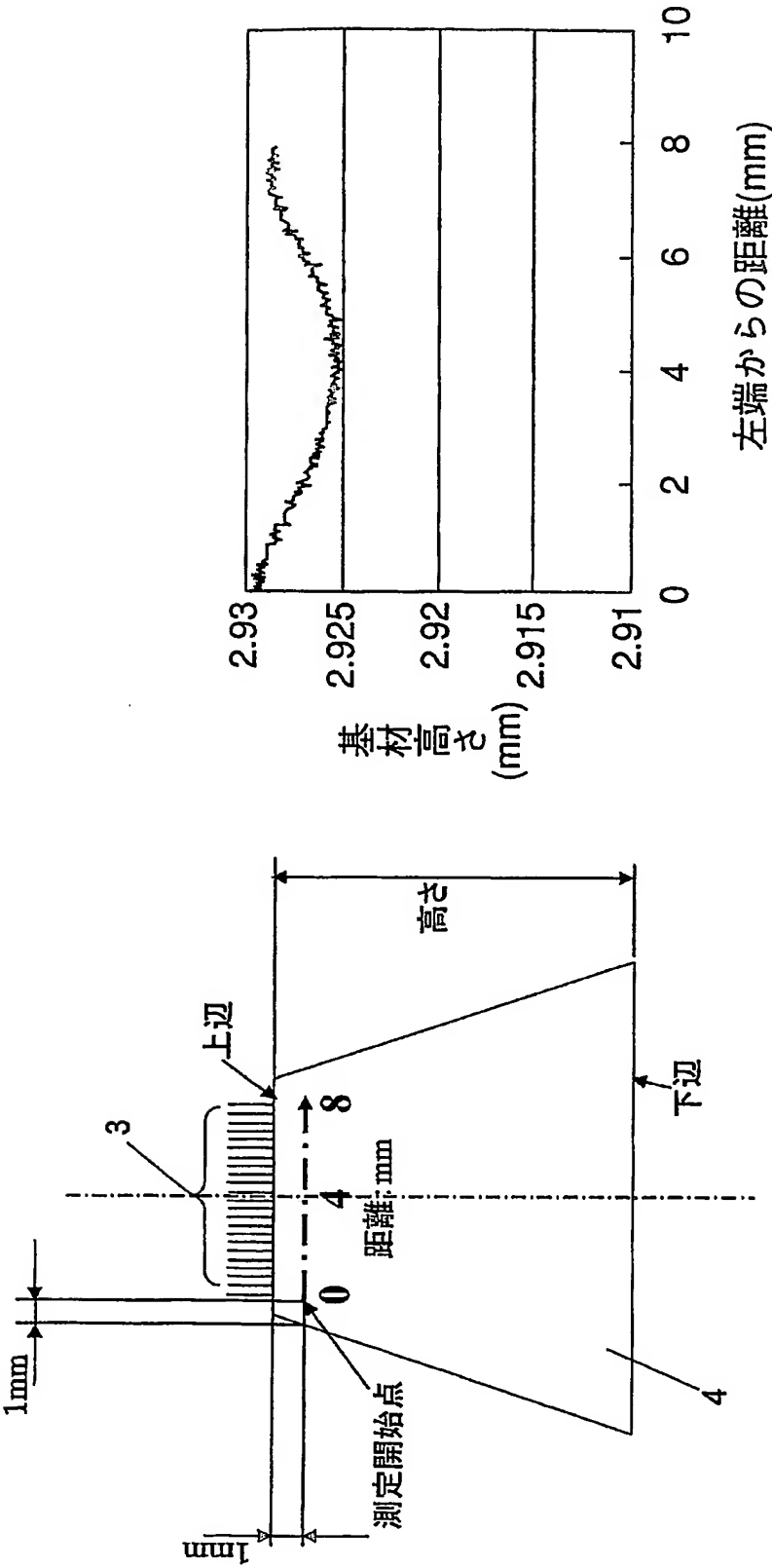


図 12

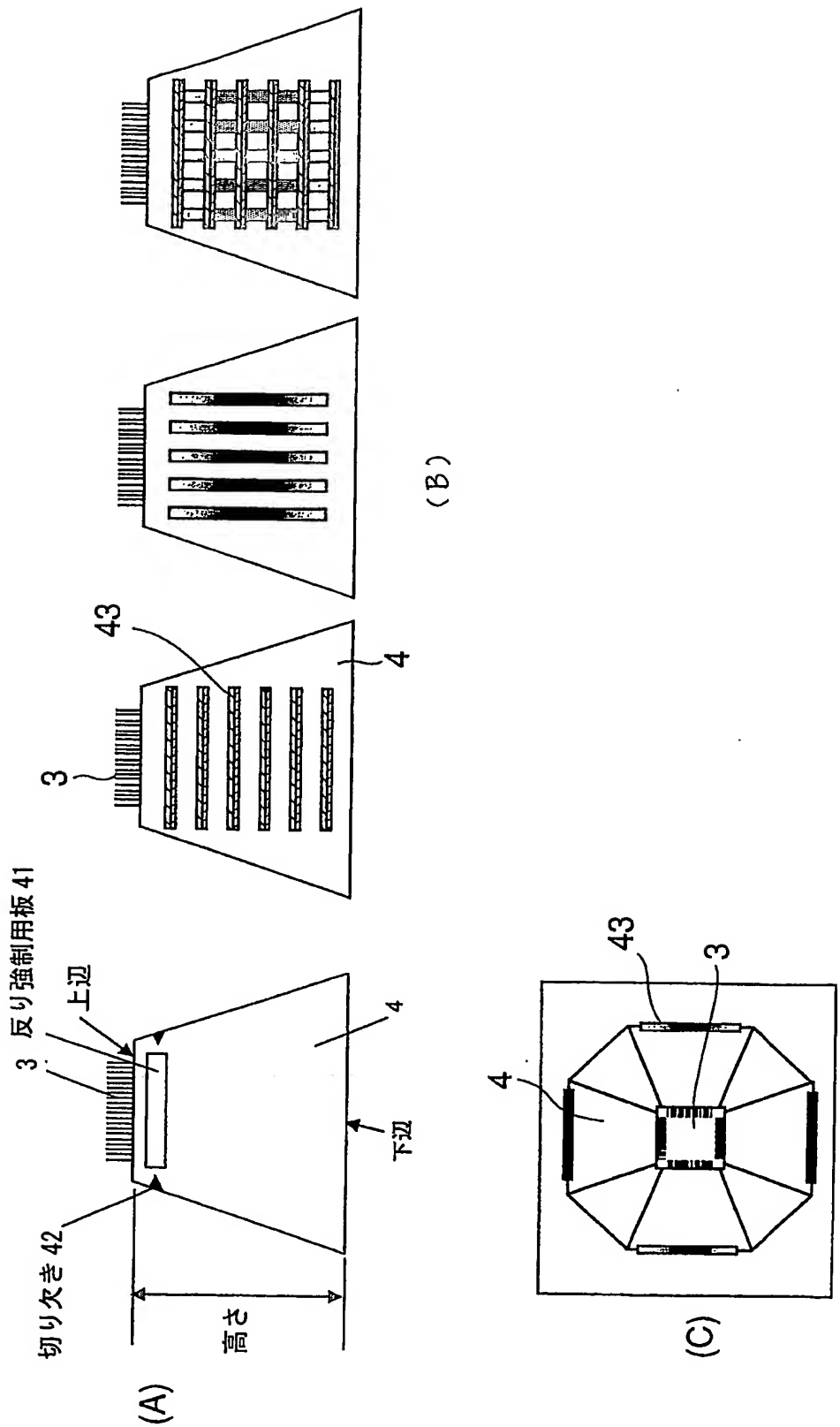


図 13

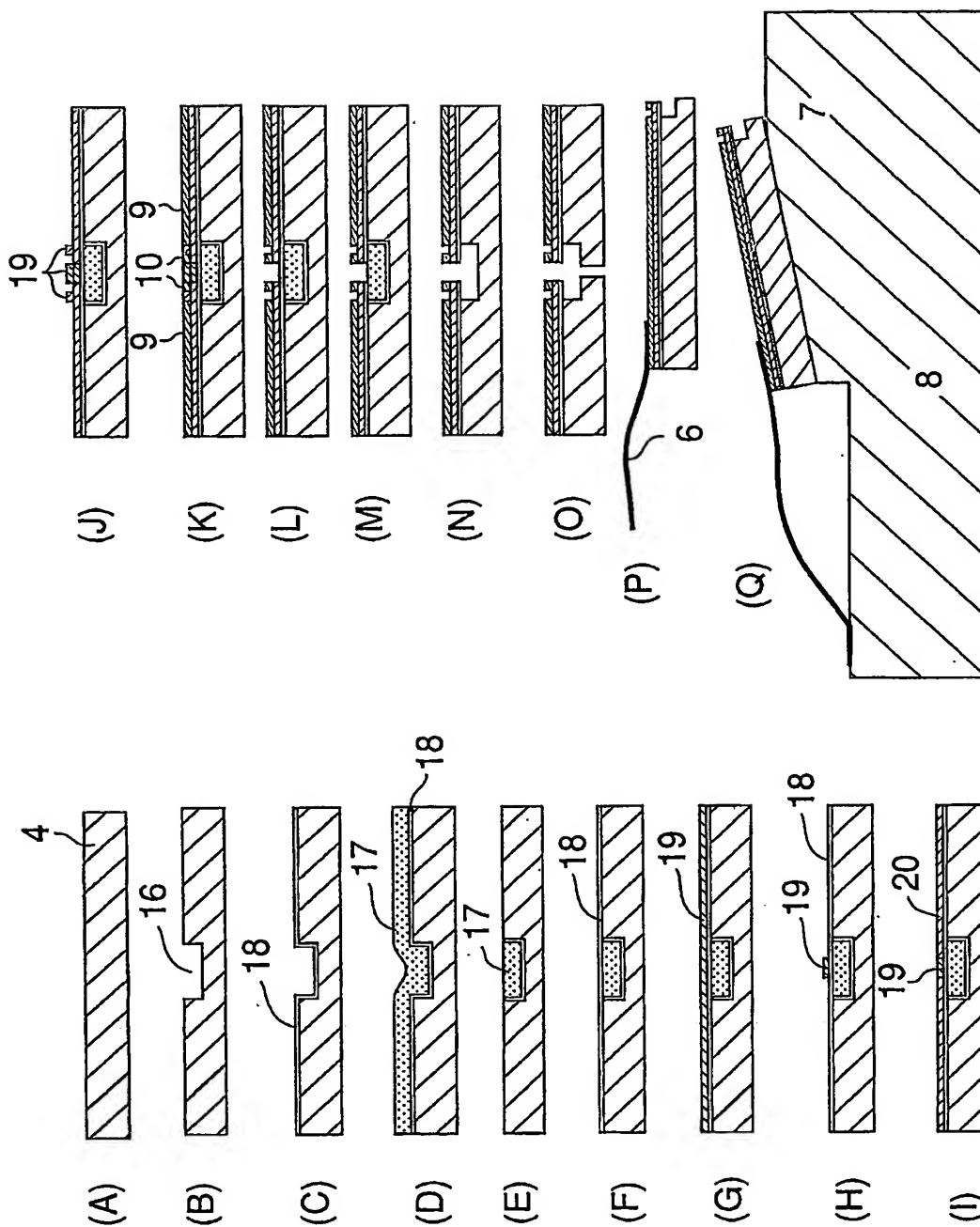


図 14

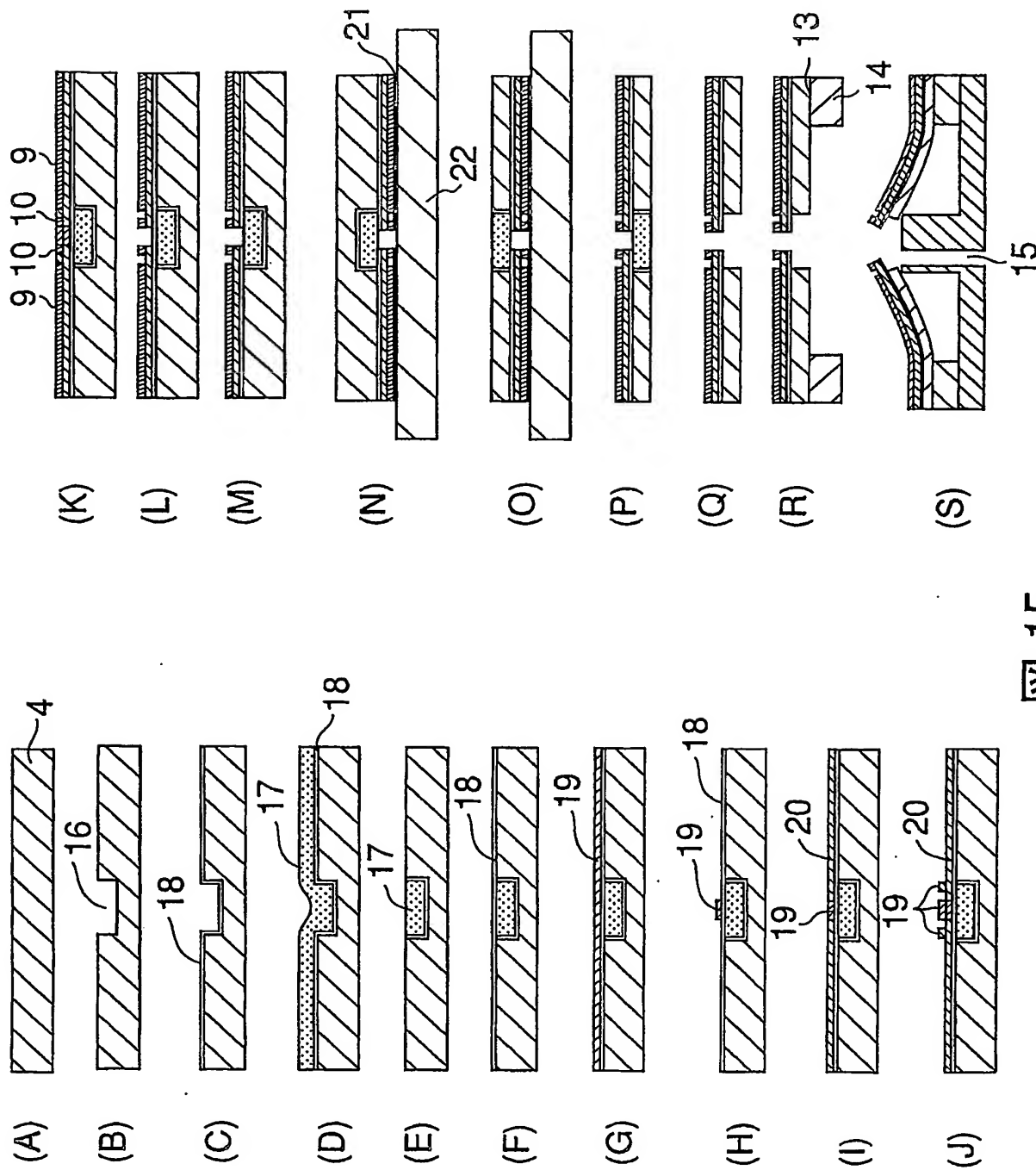


図 15

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005347

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> G01R1/073

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> G01R1/06-073Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004  
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 8-015318 A (Yamaichi Electric Co., Ltd.), 19 January, 1996 (19.01.96), Par. Nos. [0016] to [0034]; Fig. 9 (Family: none)	1-20
A	JP 10-038918 A (Denki Kagaku Kogyo Kabushiki Kaisha), 13 February, 1998 (13.02.98), Par. Nos. [0008] to [0009]; Figs. 1, 2 (Family: none)	1-20
A	JP 8-115955 A (Kobe Steel, Ltd.), 07 May, 1996 (07.05.96), Par. Nos. [0005] to [0006] (Family: none)	1-20

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

## \* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
14 July, 2004 (14.07.04)Date of mailing of the international search report  
03 August, 2004 (03.08.04)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G01R 1/073

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G01R 1/06-073

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 8-015318 A (山一電機株式会社) 1996. 01. 19, [0016]-[0034], 図9 (ファミリーなし)	1-20
A	JP 10-038918 A (電気化学工業株式会社) 1998. 02. 13, [0008]-[0009], 図1, 2 (ファミリーなし)	1-20
A	JP 8-115955 A (株式会社神戸製鋼所) 1996. 05. 07, [0005]-[0006] (ファミリーなし)	1-20

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

14. 07. 2004

国際調査報告の発送日

03. 8. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

堀 圭 史

2 S

3 0 0 5

電話番号 03-3581-1101 内線 3258